



Instrumentación Electrónica

Tema 2.1: Sistemas de adquisición de datos. Conversores.



❑ Errores de los conversores.

- Error de offset
- Error de ganancia
- Errores de linealidad
- Error absoluto: no exactitud o error total.
- Errores de cuantificación.
- Distorsión armónica (THD, Total Harmonic Distortion).
- Relación señal ruido y distorsión armónica (SINAD, Signal-to-Noise and Distortion)
- Número efectivo de bits (ENOB, effective number of bits).
- Distorsión de intermodulación (IMD, Intermodulation Distortion).
- Rango dinámico libre de espurios (SFDR, Spurious Free Dynamic Range).



❑ Conversores DAC

- Esquema genérico de un DAC
- Tipos de DAC
 - *String DAC*
 - *DAC con resistencias ponderadas o fuentes de corriente ponderadas.*
 - *DAC de redistribución de carga.*
 - *DAC con escalera R-2R.*
 - *DAC multiplicador.*
 - *DAC no lineal.*

❑ Conversores ADC

- Esquema genérico de un ADC
- Tipos de ADC.
 - *Conversor Flash*
 - *Conversor de aproximaciones sucesivas.*
 - *ADC pipelined.*
 - *Conversor integrador de doble rampa.*
 - *Conversor delta-sigma.*



Sistemas de adquisición de datos. Conversores.

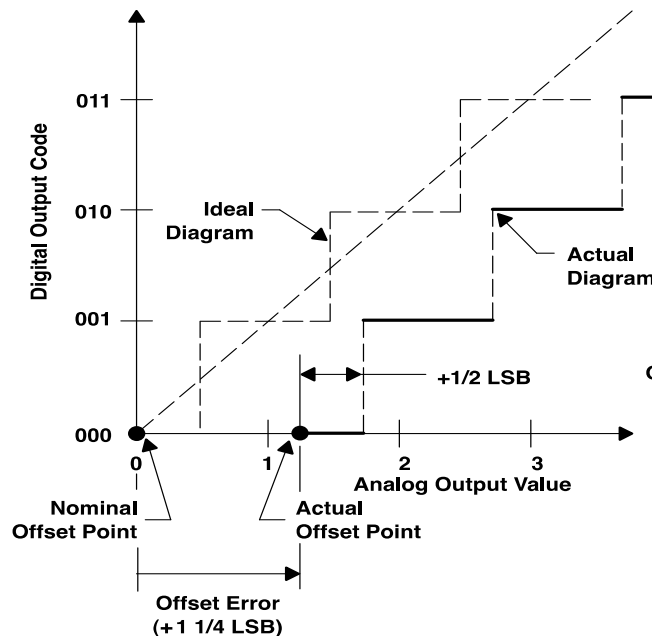
Errores de los conversores.

❑ Errores de los conversores.

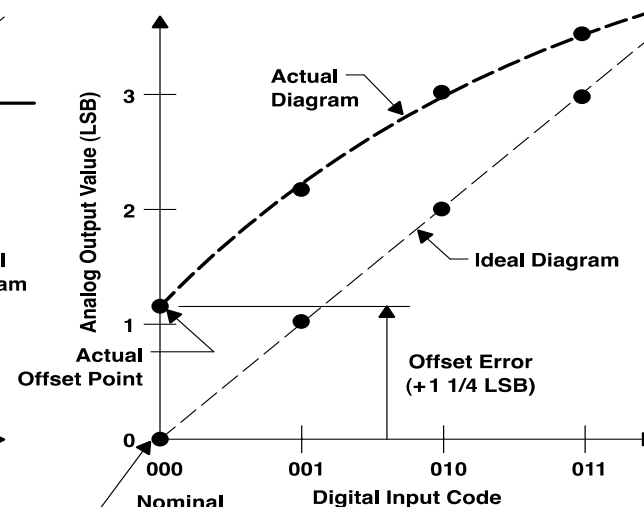
- Cuantifican las diferencias de las funciones de transferencia ideales y reales. Pueden expresarse en valores absolutos o relativos. Generalmente se expresan en bits o LSB (Least Significant Bit), que equivale a un escalón de cuantificación q .

❑ Error de offset

- **ADC:** Diferencia entre el punto de conmutación ideal ($q/2$) y el real.
- **DAC:** Diferencia entre la tensión de salida ideal y real para el código 0.



(a) ADC



(b) DAC

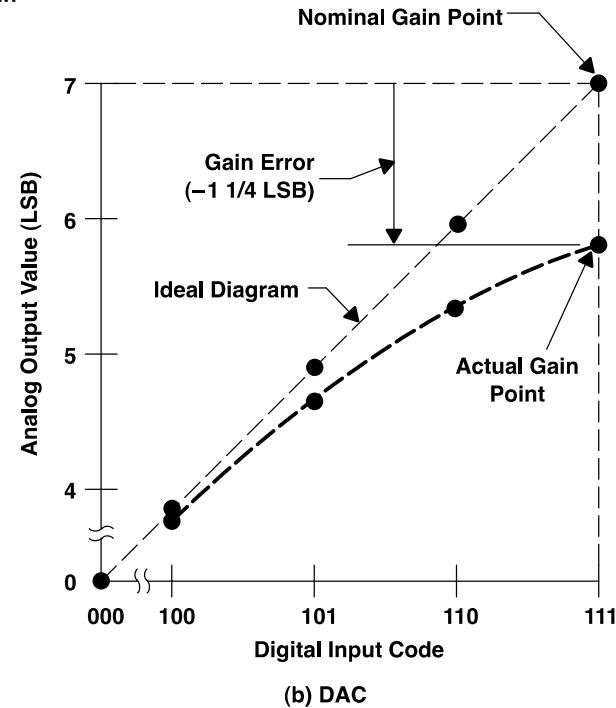
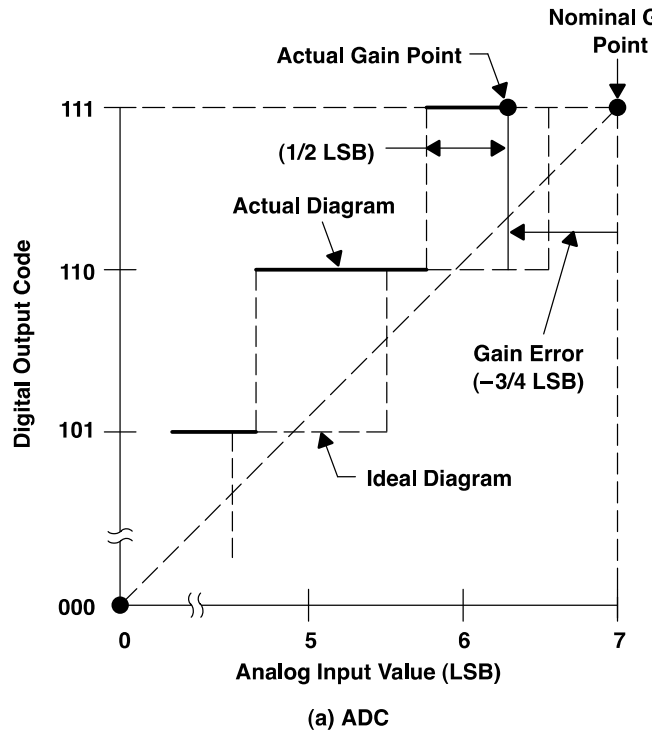


Sistemas de adquisición de datos. Conversores.

Errores de los conversores.

❑ Error de ganancia

- **ADC:** Diferencia entre las pendientes de las rectas ideal y real. Si se expresa en bits indica la diferencia a fondo de escala una vez eliminado el error de offset.
- **DAC:** Diferencia entre la pendiente ideal y real. En bits igual que el ADC.





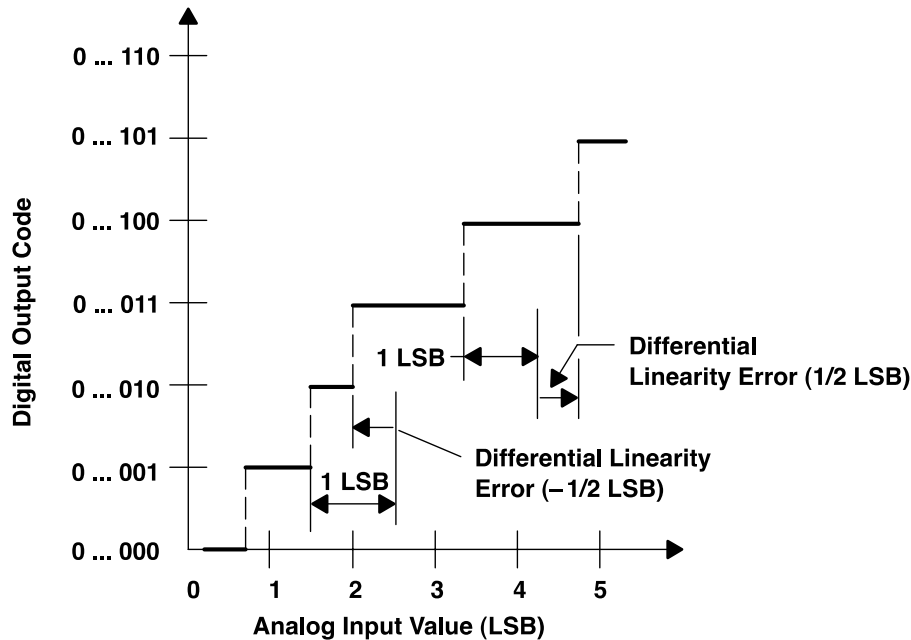
Sistemas de adquisición de datos. Conversores.

Errores de los conversores.

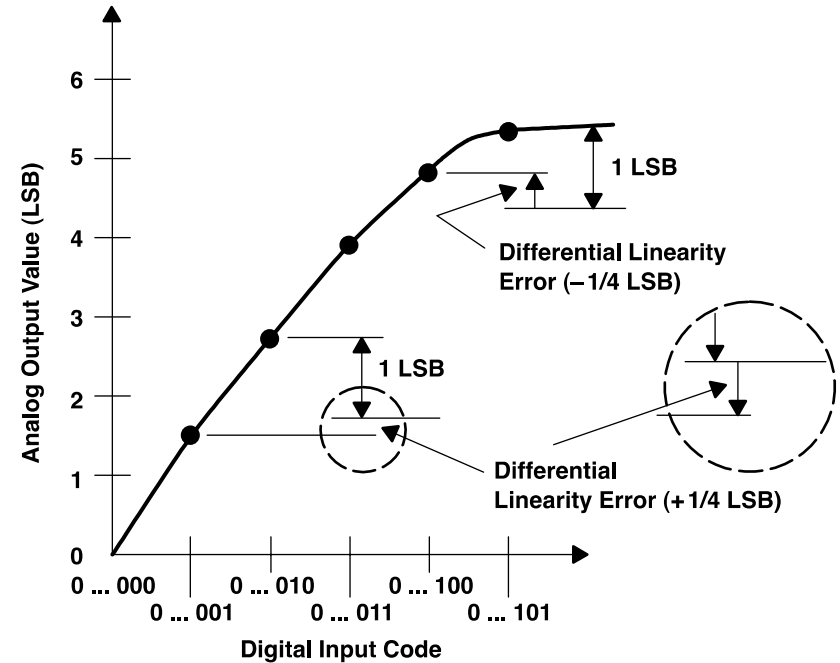
❑ Errores de linealidad

■ Error de linealidad diferencial (DNL, Differential Nonlinearity Error)

- **ADC:** Diferencia máxima entre el tamaño del escalón de cuantificación real y el ideal.
- **DAC:** Diferencia máxima entre el incremento que se produce en la salida ante un incremento unitario del código y el valor teórico del escalón de cuantificación.



(a) ADC



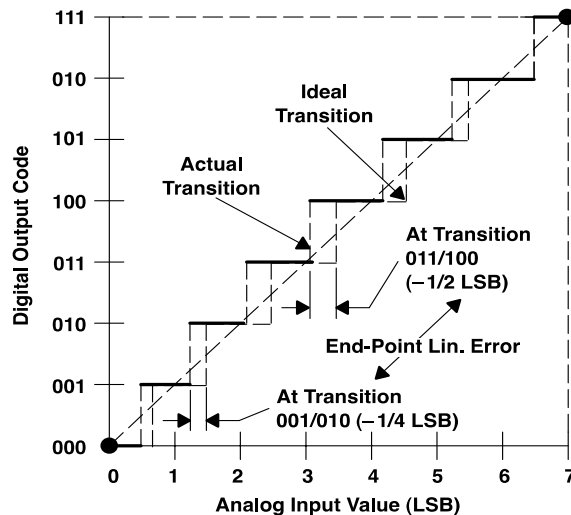


Sistemas de adquisición de datos. Conversores.

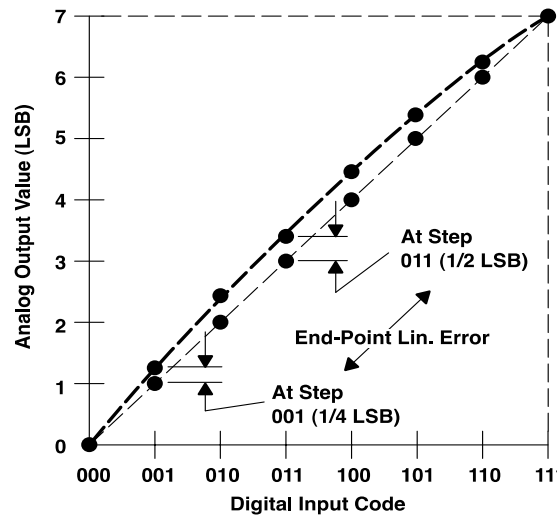
Errores de los conversores.

- Error de linealidad integral (INL, Integral Nonlinearity Error)

- **ADC, DAC:** Diferencia máxima de la función de transferencia real (ajustada en offset y ganancia) y la recta representada por la función de transferencia ideal.



(a) ADC



(b) DAC

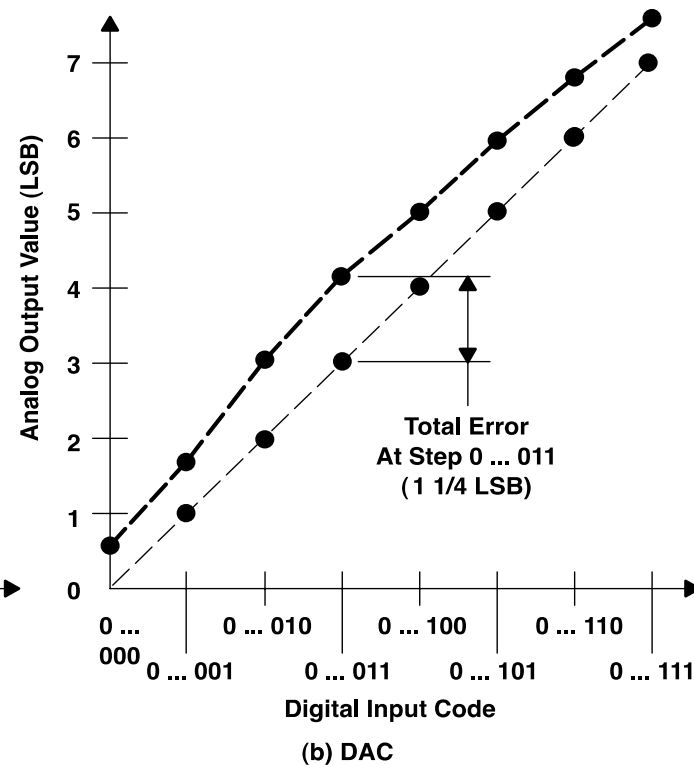
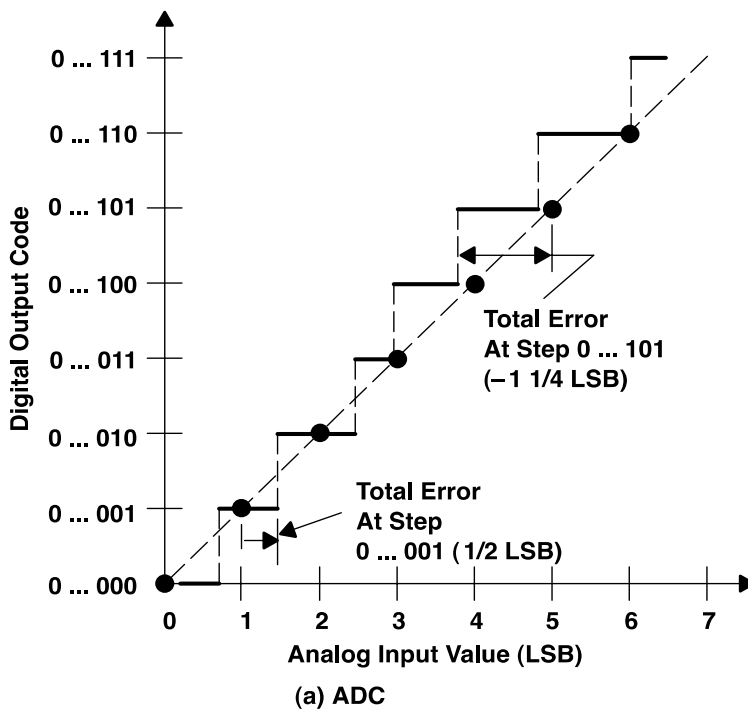
- Códigos omitidos (Missing codes): Pérdida de uno o mas códigos en la salida del ADC como consecuencia de que la DNL es inferior a -1LSB . En un problema, por ejemplo, si el sistema de procesamiento espera un valor dado de código para realizar una acción.
- Error de monotonicidad: Se produce en un DAC con errores de linealidad $\text{DNL} < -q$. Produce un cambio puntual del signo de la pendiente en la función de transferencia. En este caso, al incrementar el código en $1q$, la tensión de salida se reduce en lugar de incrementarse. Puede ser un problema, por ejemplo, en algunos sistemas de control.



Sistemas de adquisición de datos. Conversores.

Errores de los conversores.

- ❑ Error absoluto, o no exactitud, o error total.
 - Máxima diferencia entre la función de transferencia real y la recta ideal, sin corregir ni offset ni ganancia. Este error, al estar comparado con una recta, en el caso del ADC incluye el error de cuantificación. Representa el error total del dispositivo sin ajustes.



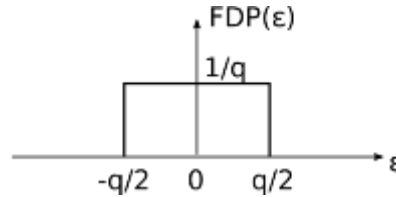


Sistemas de adquisición de datos. Conversores.

Errores de los conversores.

❑ Error de cuantificación.

- El error de cuantificación tiene una distribución uniforme entre $\pm q/2$



- La potencia de la señal de ruido es igual a su varianza. Es equivalente a calcular la potencia de la componente alterna de una señal en diente de sierra de amplitud $\pm q/2$.

$$P_N = \sigma^2(\varepsilon) = \int_{-\infty}^{\infty} (\varepsilon - \mu)^2 \cdot FDP(\varepsilon) \cdot d\varepsilon = \int_{-\frac{q}{2}}^{\frac{q}{2}} \frac{\varepsilon^2}{q} \cdot d\varepsilon = \frac{q^2}{12}; q = \frac{FS}{2^n}$$

- La relación señal/ruido especificada por los fabricantes se calcula para una señal de entrada senoidal de amplitud pico a pico igual al fondo de escala del ADC.

$$S = A \cdot \sin(\omega t); A = \frac{FS}{2}; P_S = \frac{A^2}{2}$$

$$SNR = 10 \log \frac{P_S}{P_N} = (6,02 \cdot n + 1,76) dB$$

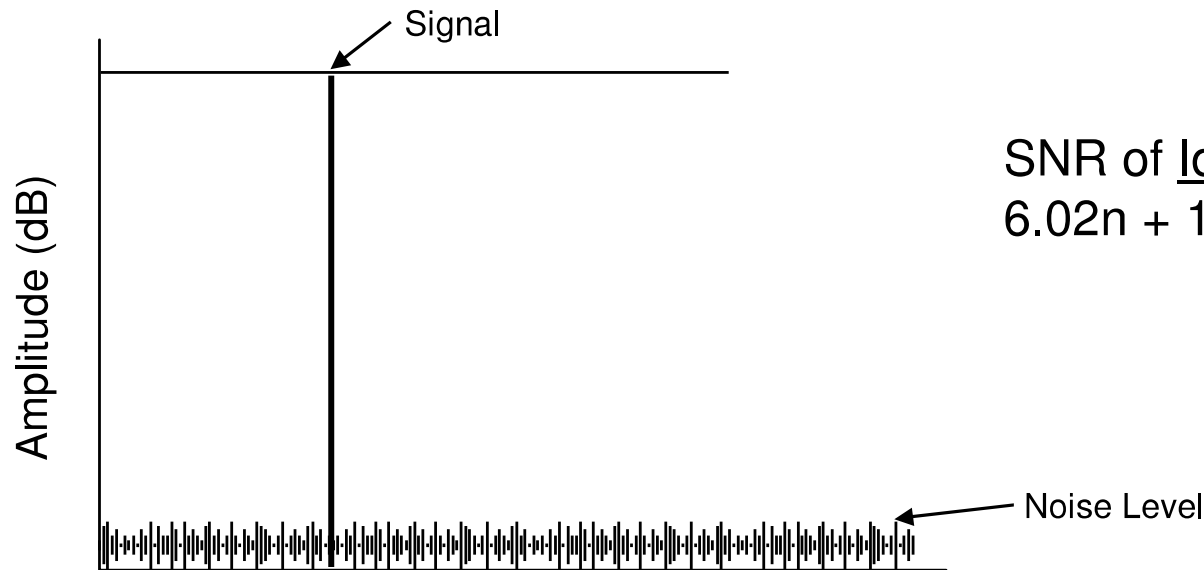


Sistemas de adquisición de datos. Conversores.

Errores de los conversores.

❑ Error de cuantificación.

- Esto permite concluir, que con cada bit de resolución adicional se mejora la SNR en $\approx 6\text{dB}$, independientemente de la forma de onda y amplitud de la señal de entrada.
- La distribución espectral del ruido de cuantificación es uniforme entre 0 y la frecuencia $f_s/2$ (ruido blanco).



$$\text{SNR of Ideal ADC} = 6.02n + 1.76 \text{ dB}$$



Sistemas de adquisición de datos. Conversores.

Errores de los conversores.

- ❑ Distorsión armónica (THD, Total Harmonic Distortion).
 - Los errores de linealidad introducen componentes frecuenciales en la salida no están presentes en la entrada. La distorsión armónica relaciona la potencia de los armónicos con la del tono fundamental.
- ❑ Relación señal ruido y distorsión armónica (SINAD, Signal-to-Noise and Distortion)
 - Combina ambos efectos, al ser errores incorrelados, su valor se calcula como la raíz de la suma de los cuadrados. En decibelios estaría determinado por la expresión siguiente.

$$SINAD = 10 \cdot \log \left(\frac{1}{10^{-\frac{SNR}{10}} + 10^{-\frac{THD}{10}}} \right) dB$$

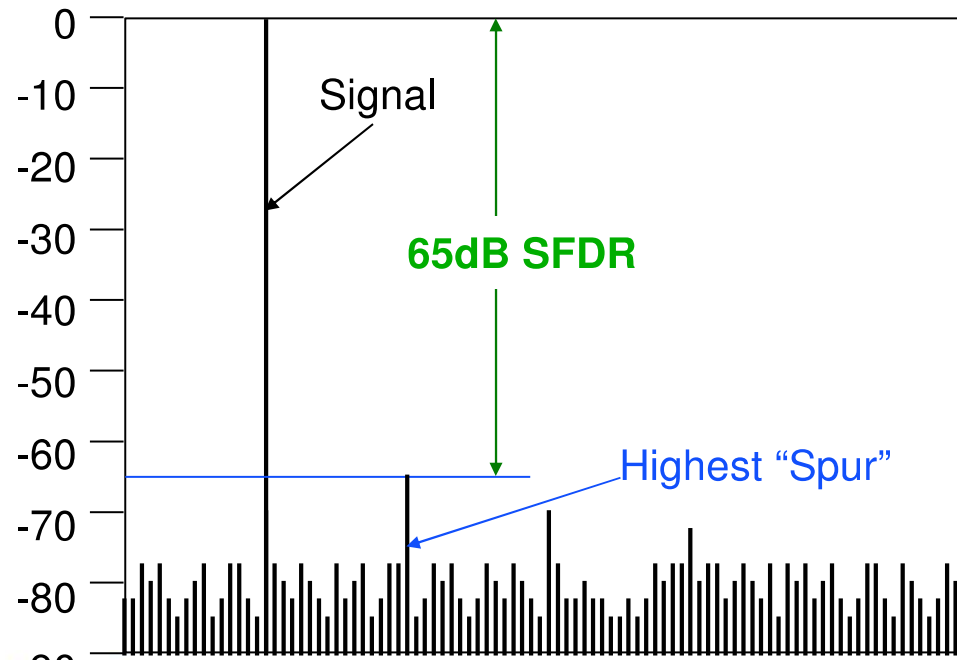
- La diferencia de signos en los exponentes es debida a que SNR expresa el cociente entre la señal y el ruido, mientras que THD expresa el cociente entre el error y la señal.
- ❑ Número efectivo de bits (ENOB, effective number of bits).
 - Representa el número de bits de un ADC ideal con una SNR igual a la del ADC real. Este parámetro se calcula para una señal senoidal y es función de su frecuencia.
- ❑ Distorsión de intermodulación (IMD, Intermodulation Distortion).
 - Relación entre la potencia de las frecuencias de salida no presentes en la entrada y la de las señales de entrada. Se obtiene aplicando dos tonos senoidales.



Sistemas de adquisición de datos. Conversores.

Errores de los conversores.

- ❑ Rango dinámico libre de espurios (SFDR - Spurious Free Dynamic Range).
 - Es un parámetro relativo a la distorsión y se obtiene introduciendo un tono de amplitud máxima a la entrada. Representa la diferencia en dB entre el tono ideal y el armónico de mayor potencia.



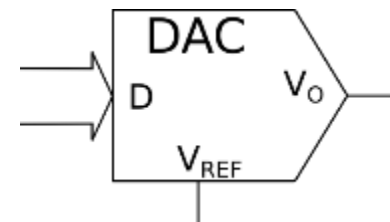
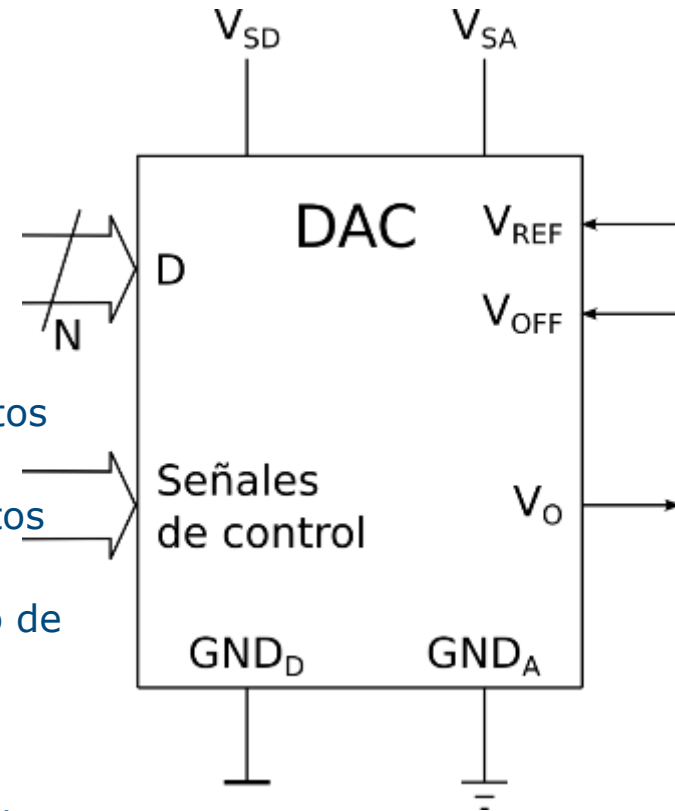


Sistemas de adquisición de datos. Conversores.

Conversores DAC.

- ❑ DAC: Digital to Analog Converter
 - Circuito mixto: digital-analógico.
- ❑ Esquema genérico de un DAC
 - **D:** Código digital de entrada de N bits.
 - **Señales de control:** Funciones de interfaz o configuración.
 - **V_{SD}, GND_D:** Terminales de alimentación de los circuitos digitales.
 - **V_{SA}, GND_A:** Terminales de alimentación de los circuitos analógicos.
 - **V_{REF}:** Tensión de referencia, determina el fondo de escala y el escalón de cuantificación.
 - **V_{OFF}:** Si está presente, permite desplazar la tensión de salida si es necesario.
 - **V_o:** Tensión de salida. También son comunes las salidas en corriente.

$$V_o = V_{OFF} + D \cdot q; \quad q = \frac{V_{REF}}{2^N}$$



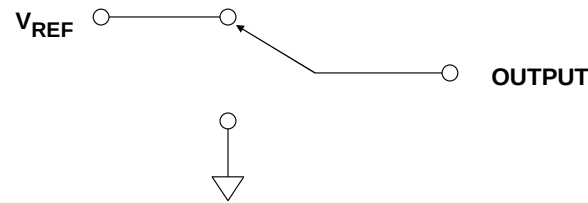


Sistemas de adquisición de datos. Conversores.

Conversores DAC.

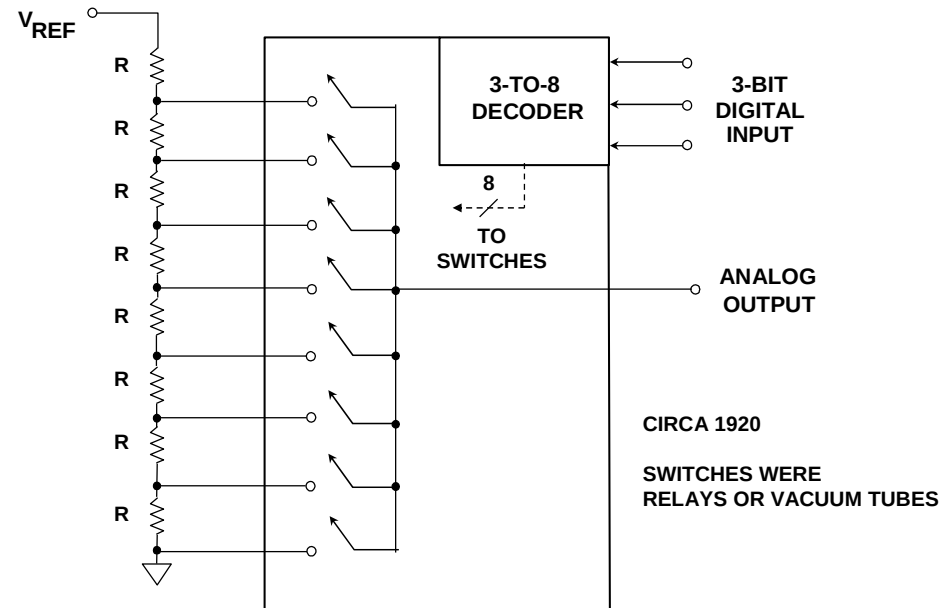
Tipos de DAC

- DAC de 1 bit. Convierte un código digital en una tensión. $V_o = B \cdot V_{REF}$



- Divisor Kelvin (string DAC). DAC de 3 bits.

- $V_o = q \cdot D$, $q = V_{REF}/8$
- De forma general $q = V_{REF}/2^n$

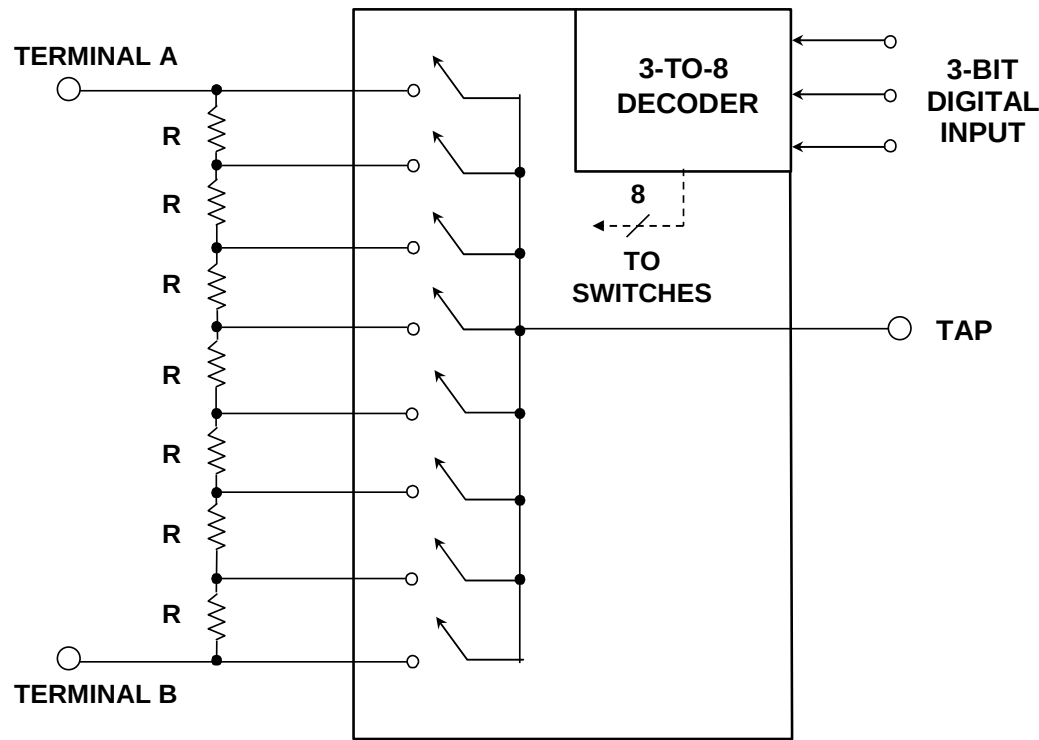




Sistemas de adquisición de datos. Conversores.

Conversores DAC.

- El DAC anterior proporciona una salida de tensión entre 0 y $V_{REF}-1\text{LSB}$.
- Para conseguir salidas que alcancen el valor de V_{REF} se recurre a una modificación como la siguiente, donde $q=V_{REF}/(2^N-1)$. Con $V_A=V_{REF}$ y $V_B=0$, $0 \leq V_o \leq V_{REF}$ para $0 \leq D \leq 7$.
- De forma general, en este tipo de DAC $V_o = V_B + D \cdot (V_A - V_B) / (2^N - 1)$.





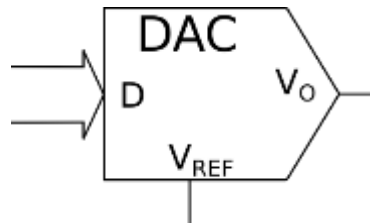
Sistemas de adquisición de datos. Conversores.

Conversores DAC.

■ Ejemplo:

■ En el DAC de la figura la tensión de salida sigue la expresión $V_o = q \cdot D$, $q = V_{REF}/256$.

1. Calcule el valor del escalón de cuantificación si $V_{REF} = 2,5V$.
2. Calcule V_{REF} si se quiere que la tensión de salida varíe entre 0V y 2,5V



■ Solución:

1. $n = 8 \text{ bits}$, $q = 2,5V/256 = 9,76mV$
2. $V_{o_{m\acute{a}x}} = 255 \cdot q = 2,5V \Rightarrow q = 2,5/255 = 9,8 \text{ mV} \Rightarrow V_{REF} = 256 \cdot q = 2,5098V$



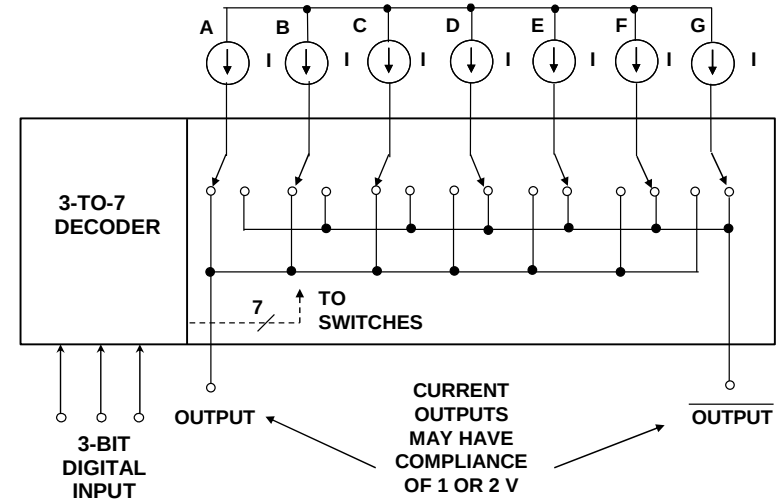
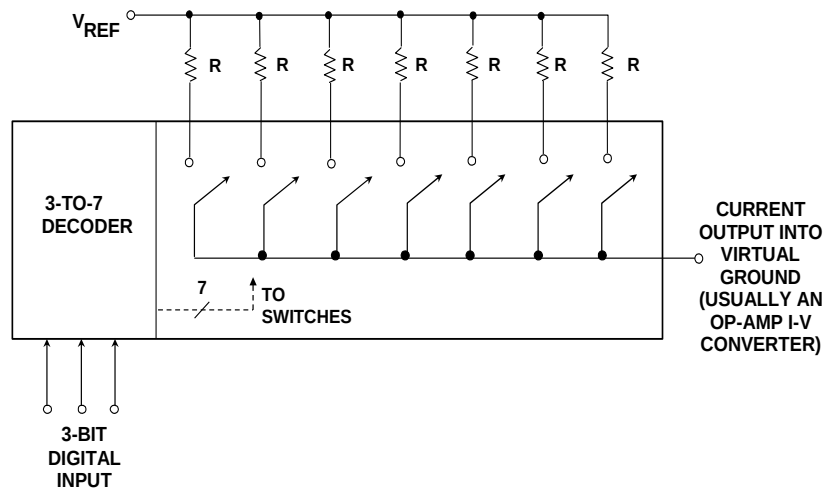
Sistemas de adquisición de datos. Conversores.

Conversores DAC.

- DAC con salida en corriente.

$$q = \frac{V_{REF}}{R} ; \quad I_o = q \cdot D ; \quad \bar{I}_o = q \cdot \bar{D}$$

En el segundo circuito no es necesario que la salida esté conectada a una masa virtual, además, se reduce el efecto de la resistencia de los switches. El direccionamiento de las corrientes entre dos puntos con continuidad permite reducir el tiempo de establecimiento en el paso de las fuentes de corriente de abierto a establecer I .



- El problema de los DAC anteriores es que necesitan 2^n resistencias o fuentes de corriente, lo cual no es factible para un número elevado de bits.

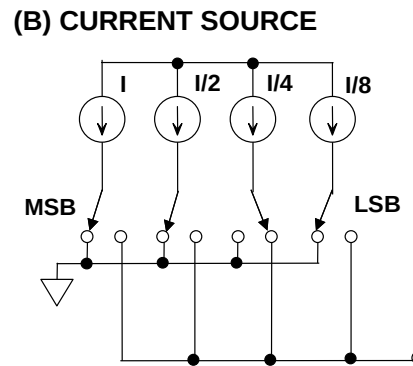
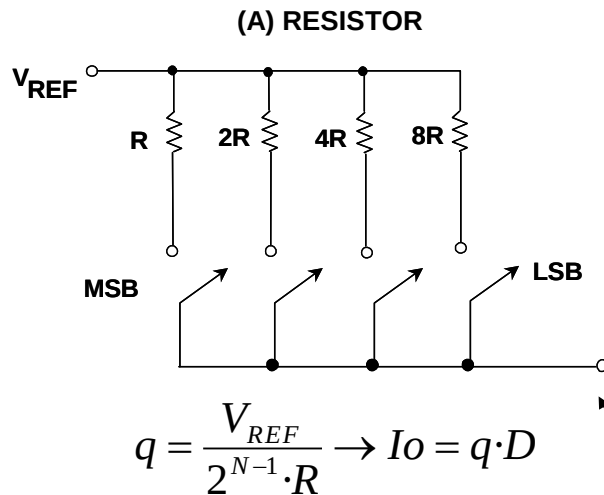
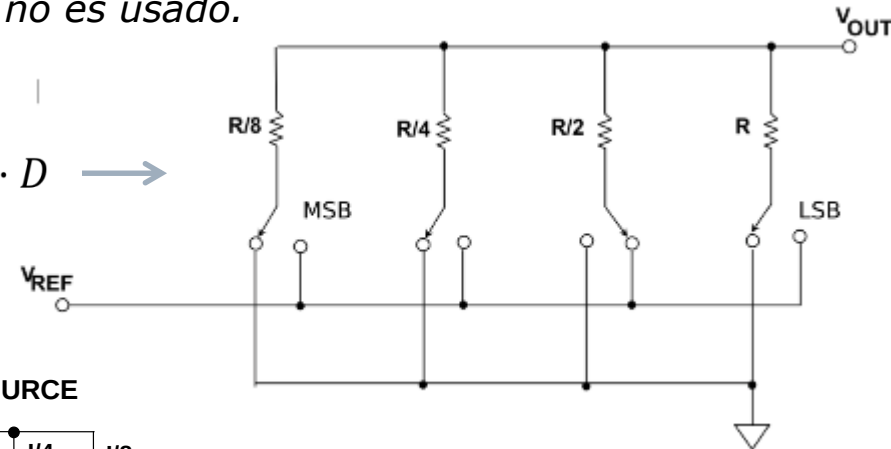


Sistemas de adquisición de datos. Conversores.

Conversores DAC.

- DAC con resistencias ponderadas o fuentes de corriente ponderadas.
 - Emplea tantas resistencias como número de bits.
 - Tiene el problema de la exactitud en la relación entre resistencias cuando el número de bits es grande por lo que no es usado.

$$q = \frac{V_{REF}}{2^N - 1} ; V_o = q \cdot D \rightarrow$$



$$q = \frac{I}{2^{N-1}} ; I_o = q \cdot D$$

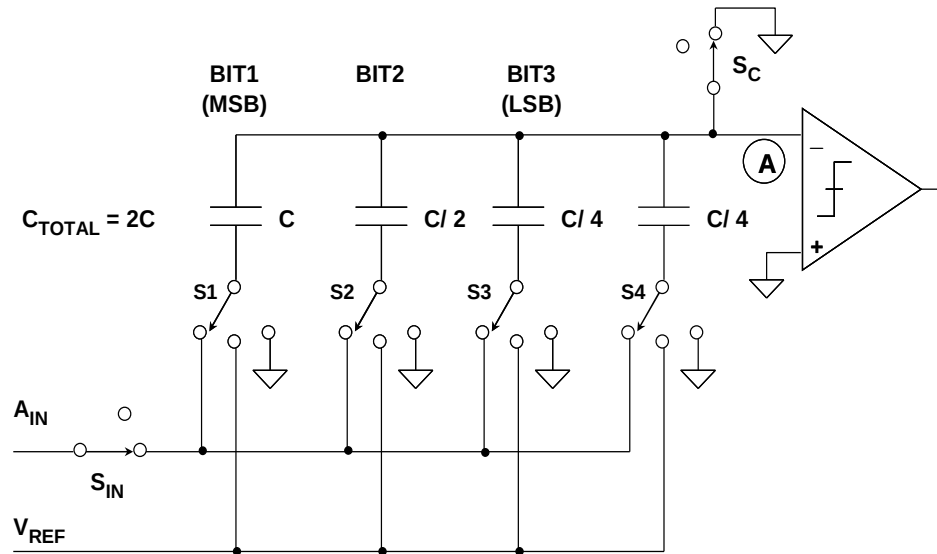
CURRENT OUTPUTS
INTO VIRTUAL GROUNDS



Sistemas de adquisición de datos. Conversores.

Conversores DAC.

- Un DAC puede realizarse con capacidades ponderadas. Este tipo es muy usado porque permite realizar un ADC de aproximaciones sucesivas con muestreador incorporado. Se conoce como DAC de redistribución de carga.



- En modo DAC, S1 a S3 no tendrían la entrada de A_{IN} , S4 estaría a masa y S_C abierto. Entonces la tensión en el punto A representa la salida del divisor de tensión capacitivo sobre la V_{REF} indicado por el código que actúa sobre S1-S3.

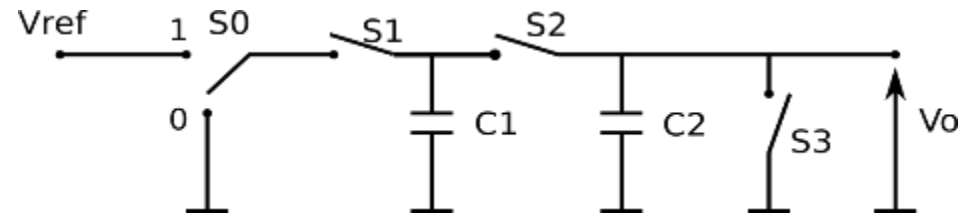
$$V_A = \frac{V_{REF}}{2^3} \cdot D$$



Sistemas de adquisición de datos. Conversores.

Conversores DAC.

- DAC serie de redistribución de carga. Sigue el principio del anterior pero con sólo dos condensadores y el código digital se aplica bit a bit en serie, comenzando por el bit de menor peso.



- Secuencia de funcionamiento

1. $C1=C2$
2. $S0=0, S1=ON, S2=OFF, S3=ON \Rightarrow VC1=VC2=Vo=0$
3. $S3=OFF, S0= B_0$
4. $S1=OFF$
5. $S2=ON$
- Se repite la siguiente secuencia para el resto de bits*
6. $S2=OFF$
7. $S0=B_1, S1=ON$ (En ocasiones sucesivas $B_2, B_3, \dots B_{n-1}$)
8. $S1=OFF$
9. $S2=ON$

$$V_o = \frac{V_{ref}}{2^n} D$$

- Este conversor no está limitado en bits, no obstante, a más bits más tiempo de conversión.



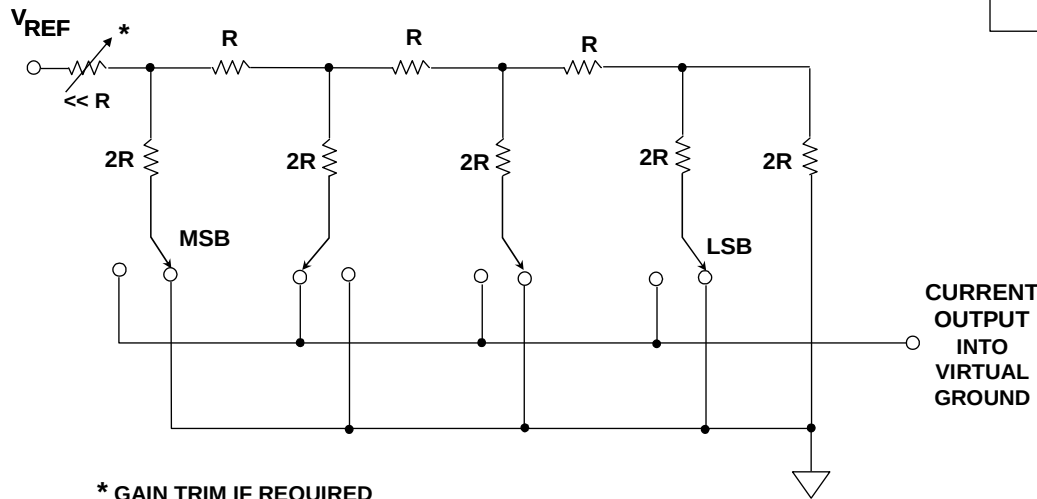
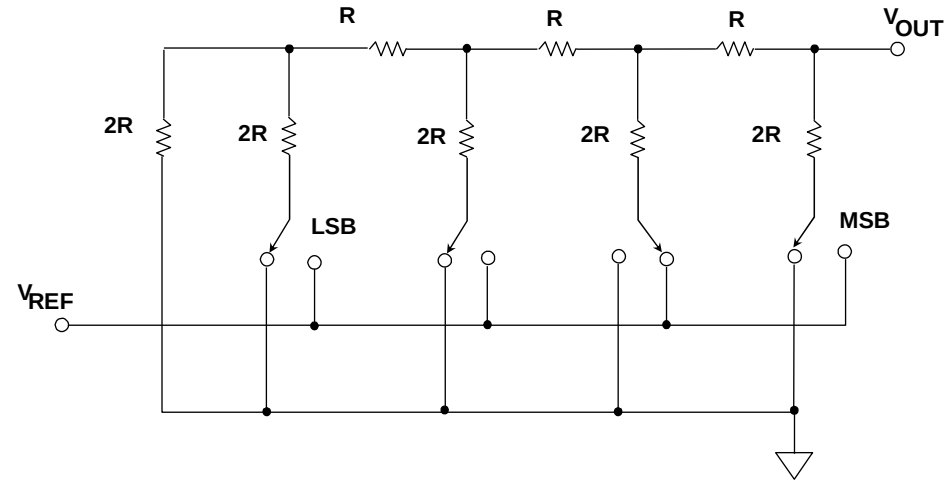
Sistemas de adquisición de datos. Conversores.

Conversores DAC.

■ DAC con escalera R-2R.

- *La misma estructura, en función de cómo se excite se puede comportar como un DAC con salida en tensión o en corriente.*

$$q = \frac{V_{REF}}{2^n} ; V_o = q \cdot D$$



* GAIN TRIM IF REQUIRED

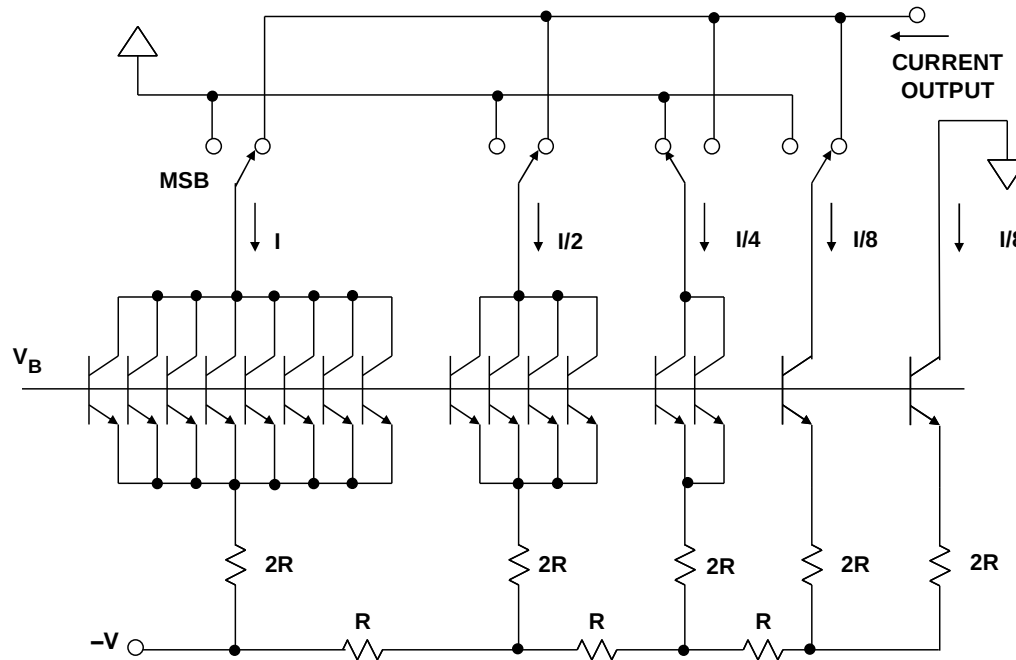
$$q = \frac{V_{REF}}{2^n R} ; I_o = q \cdot D$$



Sistemas de adquisición de datos. Conversores.

Conversores DAC.

- Con la misma filosofía se puede realizar un DAC con generadores de corriente, con las ventajas descritas anteriormente.





Sistemas de adquisición de datos. Conversores.

Conversores DAC.

■ DACs multiplicadores.

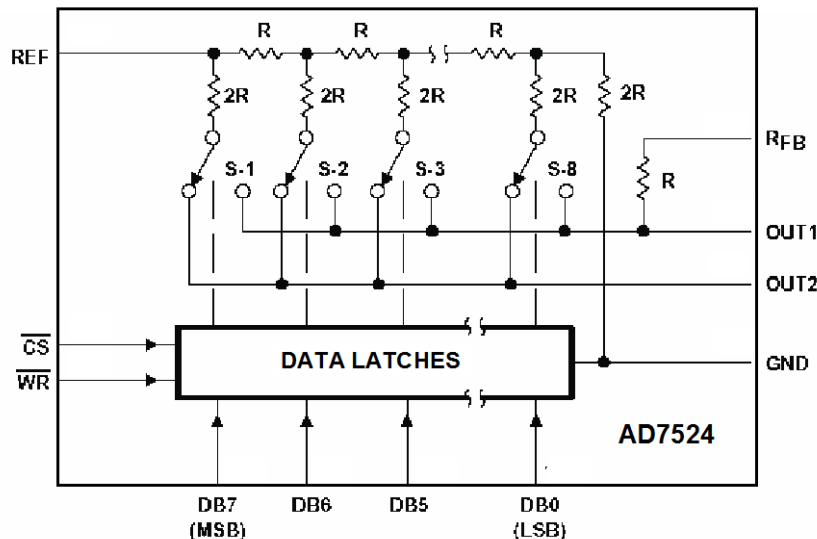
- Se denominan así aquellos que admiten una tensión de referencia variable, siendo por tanto la salida variable y proporcional al código digital.

■ DAC no lineal.

- Existen DAC comerciales con función de transferencia no lineal que se empleaban comúnmente en audio.

■ Esquema interno de un DAC comercial

- El propio DAC lleva incorporada una resistencia de realimentación R_{FB} para convertir con exactitud la salida de corriente en tensión mediante un operacional.



$$q = \frac{V_{REF}}{2^n R}$$

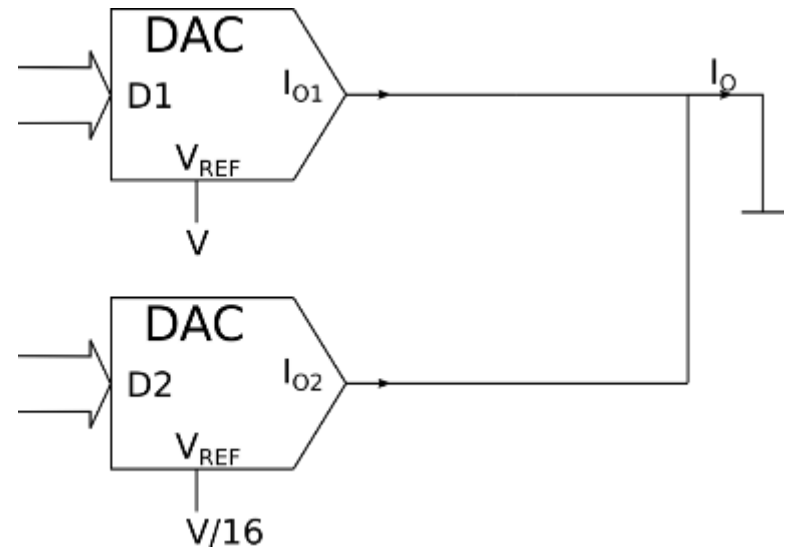
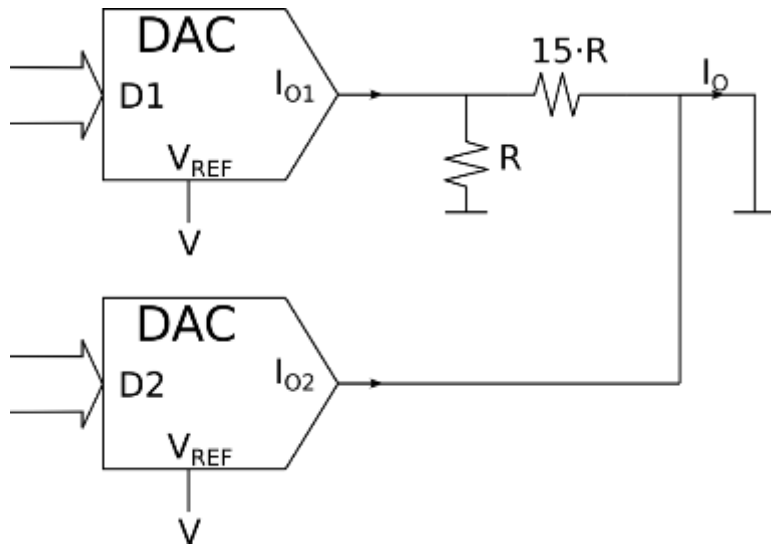
$$I_{OUT1} = q \cdot D ; \quad I_{OUT2} = q \cdot \bar{D}$$



Sistemas de adquisición de datos. Conversores.

Conversores DAC.

- Ejercicio. Diseñe el circuito conversor corriente-tensión para el DAC anterior.
- Ejercicio. Calcule la corriente de salida de los siguientes circuitos en función de los códigos digitales D1 y D2. Los DAC son de 4 bits y tienen un escalón $q = V_{REF}/(16 \cdot R)$.





Sistemas de adquisición de datos. Conversores.

Conversores ADC.

❑ ADC: Analog to Digital Converter

- Circuito mixto, analógico-digital.

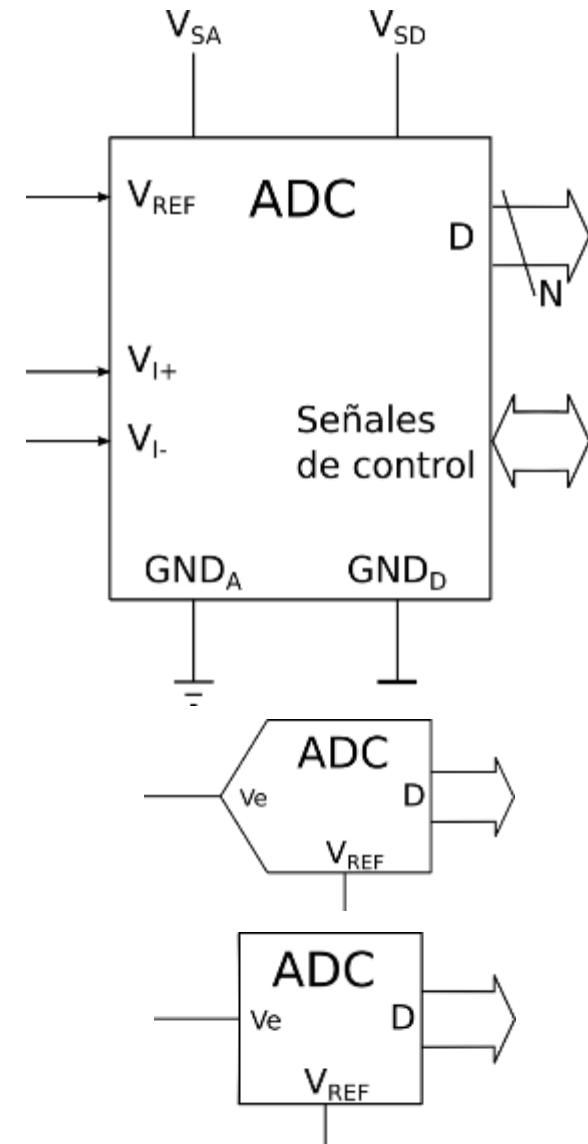
❑ Esquema genérico de un ADC

- V_{I+} , V_{I-} : Tensión de entrada diferencial.
- V_{REF} : Tensión de referencia, determina el fondo de escala y el escalón de cuantificación.
- D : Código digital de salida de N bits.
- **Señales de control**: Funciones de interfaz, configuración y control. Destacan entre estas las de inicio de conversión (indica al ADC que inicie el proceso de conversión) y fin de conversión (el ADC indica que el dato de salida es válido).
- V_{SA} , GND_A : Terminales de alimentación de la etapa analógica.
- V_{SD} , GND_D : Terminales de alimentación de la etapa digital.

$$\text{Truncamiento} \Rightarrow D = \text{ent} \left(\frac{V_{I+} - V_{I-}}{q} \right); \quad q = \frac{V_{REF}}{2^N}$$

$$\text{Redondeo} \Rightarrow D = \text{ent} \left(\frac{V_{I+} - V_{I-} + \frac{q}{2}}{q} \right)$$

- En los ADC con entrada simple se convierte la amplitud de dicha señal respecto a masa.
- En algunos ADC con redondeo se toma $q = V_{REF}/(2^N - 1)$ para evitar las diferencias a fondo de escala





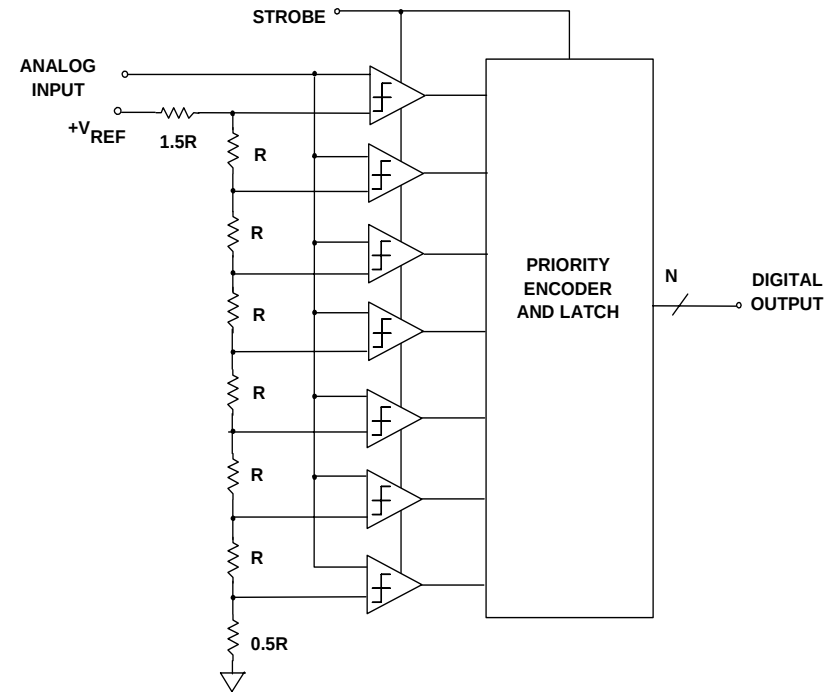
Sistemas de adquisición de datos. Conversores.

Conversores ADC.

❑ Tipos de ADC.

■ Conversor Flash

- Emplea un divisor resistivo de 2^N resistencias y $2^N - 1$ comparadores. La salida de los comparadores se codifica con un codificador con prioridad de 2^N a N .
- Se emplean para un número de bits pequeño (6-8 bits), ya que para un gran número de bits se encarece en exceso.
- El tiempo de conversión T_C es pequeño.
- Son los conversores más rápidos.



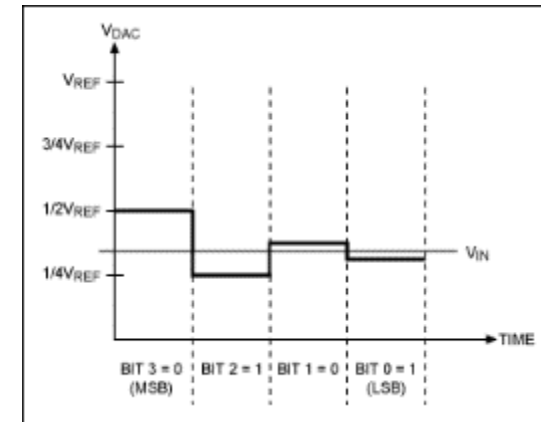
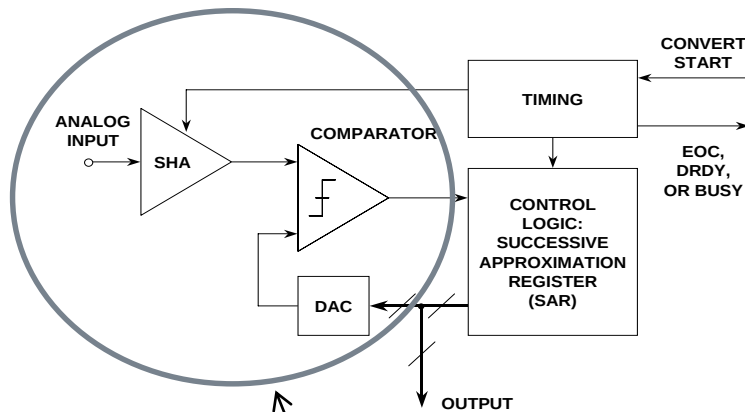


Sistemas de adquisición de datos. Conversores.

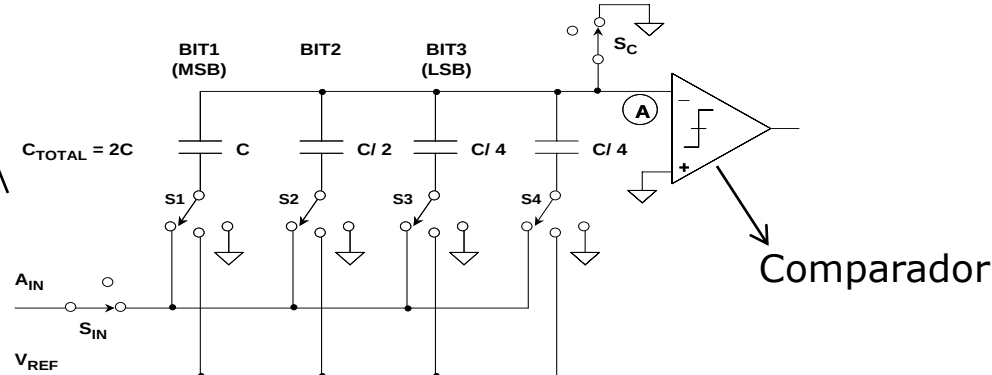
Conversores ADC.

■ Conversor de aproximaciones sucesivas.

- Realizan una búsqueda binaria del valor de entrada.
- Determinan el valor de entrada en un número de ciclos igual al número de bits. A mayor N , mayor T_C .

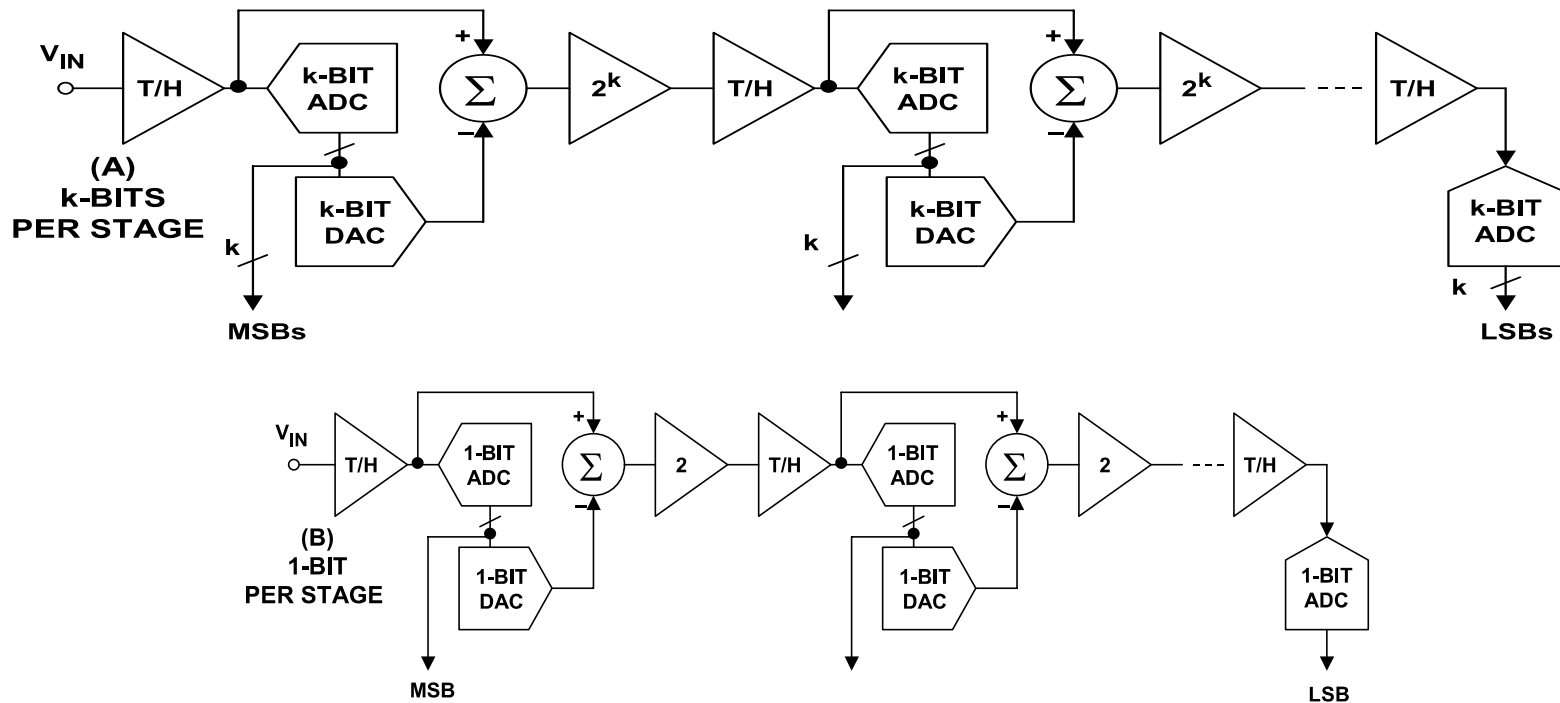


■ ADC de aproximaciones sucesivas con DAC de redistribución de carga.





- Emplea conversores flash de un número pequeño de bits y un DAC para calcular el error de conversión. Este error de conversión es cuantificado por la siguiente etapa.
- Están pensados para aplicaciones con resoluciones mayores que los flash y tiempos de conversión inferiores a los SAR.
- El restador de cada etapa calcula el error de conversión $V_{IN} - V_{ODAC}$, que estará comprendido entre 0 y q . Este error es amplificado y convertido de nuevo, realizando la misma operación en las etapas sucesivas. Esta técnica puede ser empleada incluso con conversores de 1 bit ($k=1$).



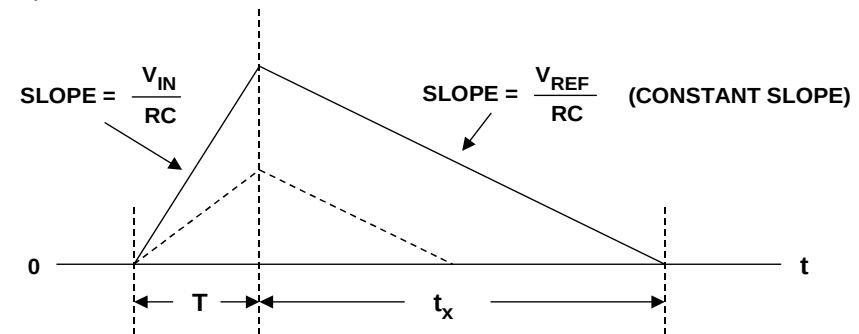
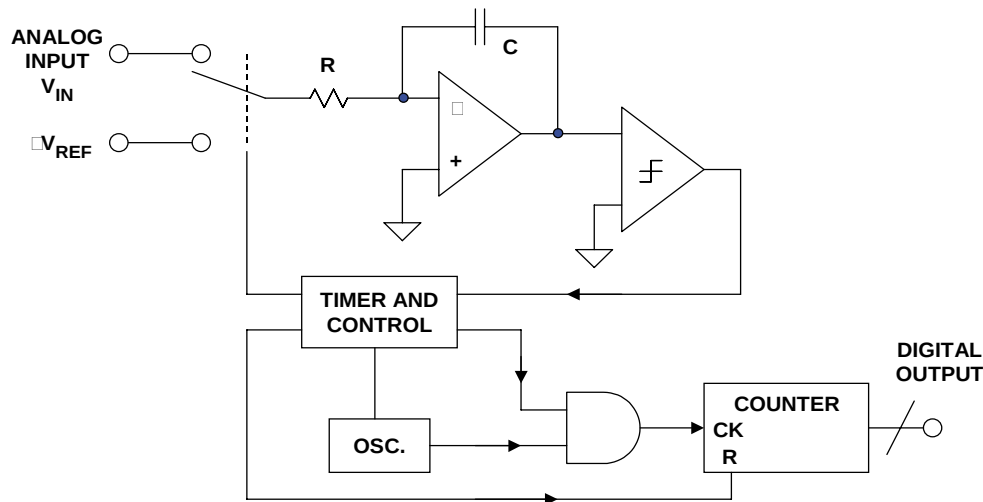


Sistemas de adquisición de datos. Conversores.

Conversores ADC.

■ Conversor integrador de doble rampa.

- Integra la señal de entrada V_{IN} durante un tiempo constante (T) y calcula el tiempo necesario para anular el resultado integrando una tensión de referencia V_{REF} de polaridad contraria.
- El contador registra el número de pulsos del reloj (OSC) necesarios para que la señal de salida del integrador cruce por cero. El tiempo empleado (t_x) es proporcional a la amplitud de la señal de entrada.
- Son ADCs de gran resolución y exactitud, pero de baja velocidad. Han sido desplazados por los Sigma-Delta, aunque se siguen empleando en algunas aplicaciones.
- El tiempo t_x es el que aporta la información de la amplitud de entrada y, como se aprecia, su exactitud viene únicamente determinada por la exactitud del reloj y de la tensión de referencia.
- La respuesta a frecuencias múltiplos de $1/T$ es cero, lo cual puede ser empleado para filtrar frecuencias de entrada indeseadas, típicamente, los 50-60Hz de la red eléctrica.



$$\frac{V_{IN}}{RC} T = \frac{V_{REF}}{RC} t_x$$

$$t_x = \frac{V_{IN}}{V_{REF}} T$$

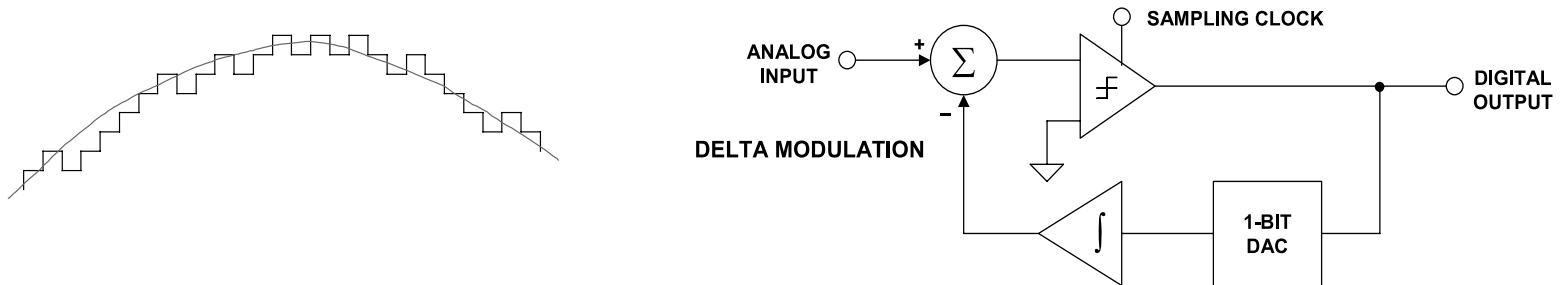


Sistemas de adquisición de datos. Conversores.

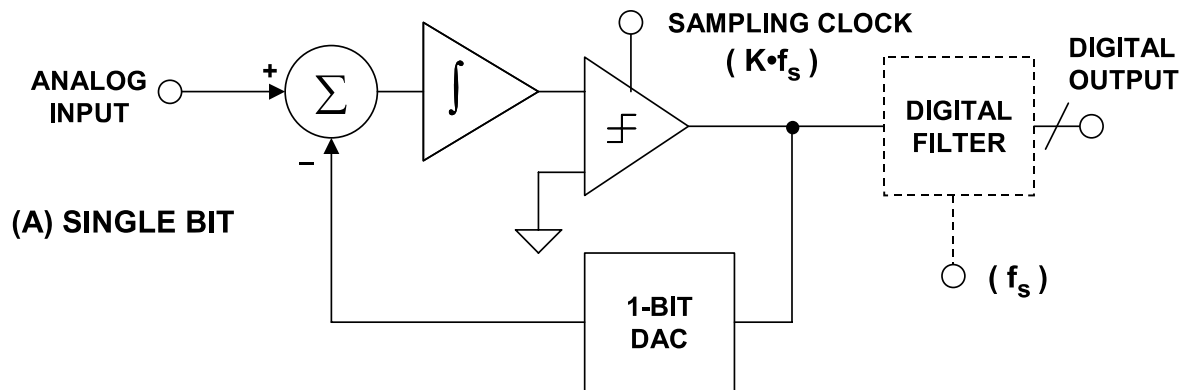
Conversores ADC.

■ Conversor delta-sigma.

- *Modulación Delta. Permite codificar una señal con un solo bit, el cual indica si la amplitud actual de la señal es mayor o menor que su estimación anterior.*
- *El esquema de modulación es el siguiente. La señal representa la aproximación obtenida de la entrada analógica.*



- *El conversor delta-sigma cambia la posición del integrador.*

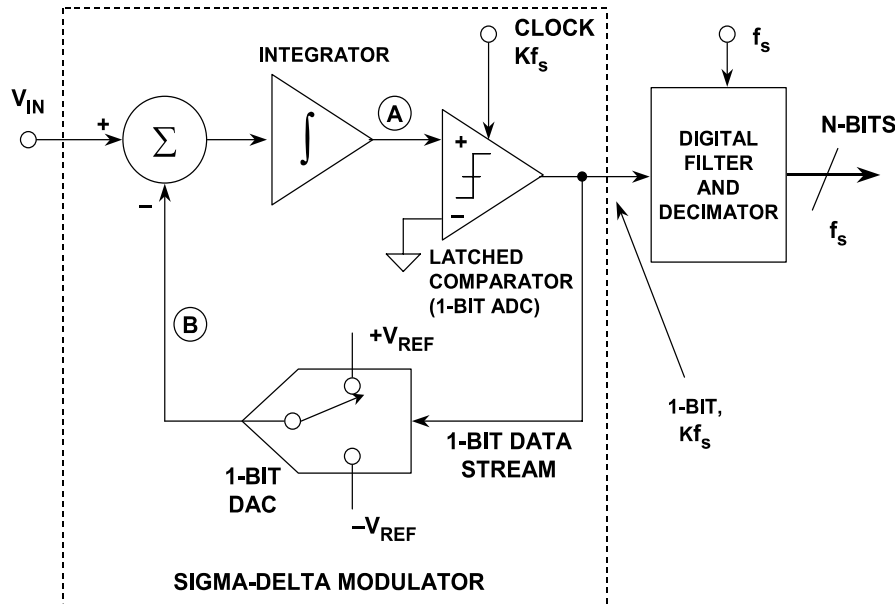




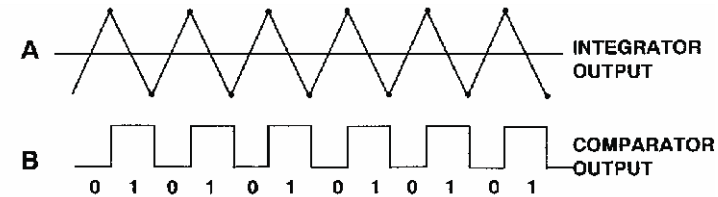
Sistemas de adquisición de datos. Conversores.

Conversores ADC.

- *Ejemplo de diagrama interno y señales en un conversor delta-sigma.*



$$V_{IN} = 0V \\ = 2/4 \\ = 4/8$$



$$V_{IN} = + \frac{V_{ref}}{2} \\ = 3/4 \\ = 6/8$$

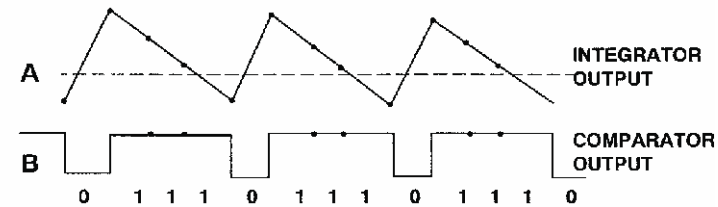


Figure 6.91: Sigma-Delta Modulator Waveforms

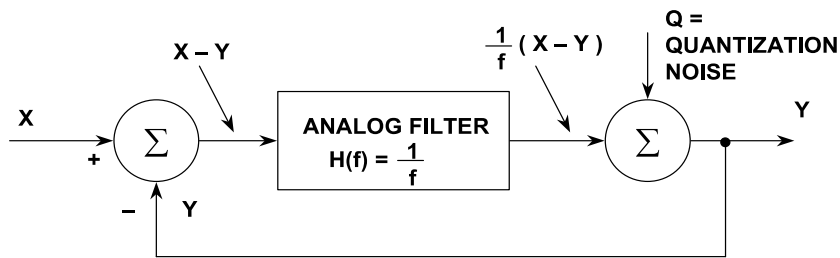
- *La potencia del ruido de cuantificación de estos ADC's es la misma que en un ADC normal, pero su distribución espectral cambia.*
- *Con un ADC clásico, si se quiere reducir el ruido de cuantificación se aplican técnicas de sobremuestreo seguidas de un filtrado digital. Esta misma técnica empleando un ADC sigma-delta produce resultados espectaculares gracias a la distribución espectral del ruido.*



Sistemas de adquisición de datos. Conversores.

Conversores ADC.

- En los ADCs sigma-delta el ruido de cuantificación se produce después de la integración, por lo que su espectro no es plano.
- Por este motivo el sobremuestreo es más eficaz en la reducción de ruido.



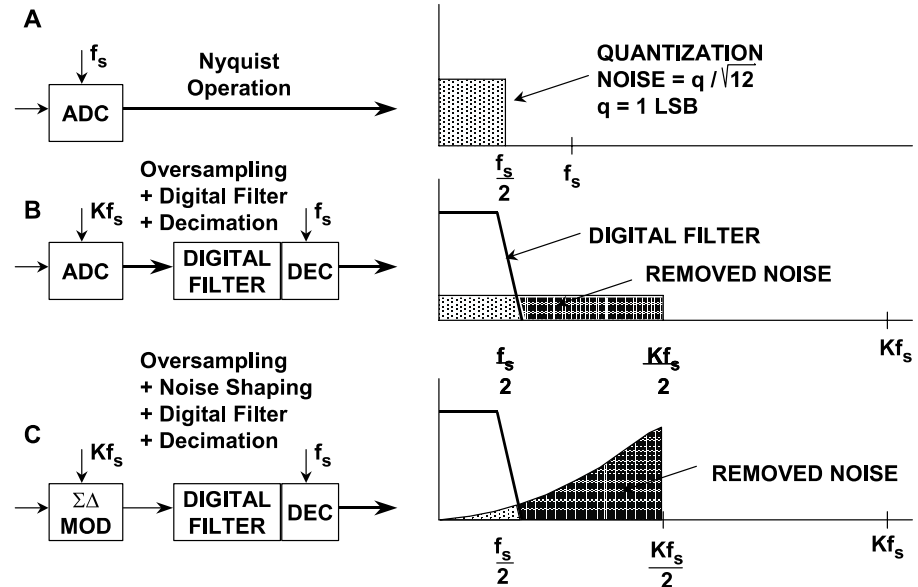
$$Y = \frac{1}{f} (X - Y) + Q$$

REARRANGING, SOLVING FOR Y:

$$Y = \frac{X}{f+1} + \frac{Qf}{f+1}$$

SIGNAL TERM

NOISE TERM



- Existen múltiples estructuras que permiten cubrir diferentes aplicaciones con requerimientos muy variados de resolución y velocidad de muestreo.